



Unterhaching, 02.02.2008

Das Konzept zum HSDR-4512 Version 0.3

1. Einleitung

Es soll ein Allwellenempfänger entstehen, welcher den gesamten Bereich von 30 kHz bis 30 MHz ohne manuelle Bandumschaltung stufenlos empfangen kann. Dieser Empfänger nennt sich HSDR-4512 und wird mit modernster Technik ausgestattet. Er verfügt über eine 45 MHz-ZF mit einer Bandbreite von 12 kHz. Diese Bandbreite bestimmt ein 8-poliges Quarzfilter. Der HSDR-4512 arbeitet als „stand alone“ mit einem eingebauten Lautsprecher und ist mit einem DDC-Baustein (Direct Down Conversion) und einem DSP (Digitaler Signal Prozessor) ausgestattet. Die Gerätesteuerung übernimmt ein AT-MEGA128. Nur zur Decodierung von DRM-Sendungen muss ein PC über die Soundkarte angeschlossen werden. Die Frontplatte ist in 2 Teile unterteilt. Auf der linken Seite sind alle Bedienelemente untergebracht, welche mit der Empfangsfrequenz zu tun haben und rechts ist der DSP mit den verschiedenen Demodulatoren zu bedienen. Links befindet sich ein 4-zeiliges, alphanumerisches Display und rechts ein Farb-Grafik-Display. Auf diesem kann man das Spektrum des empfangenen Signals sehen, welches ebenfalls vom DSP berechnet wird. Die Demodulationsarten sind abhängig von der Software und können jederzeit nachgerüstet werden. Zunächst demoduliert der HSDR-4512 AM, LSB, USB und CW. Weitere Demodulationsarten können folgen.

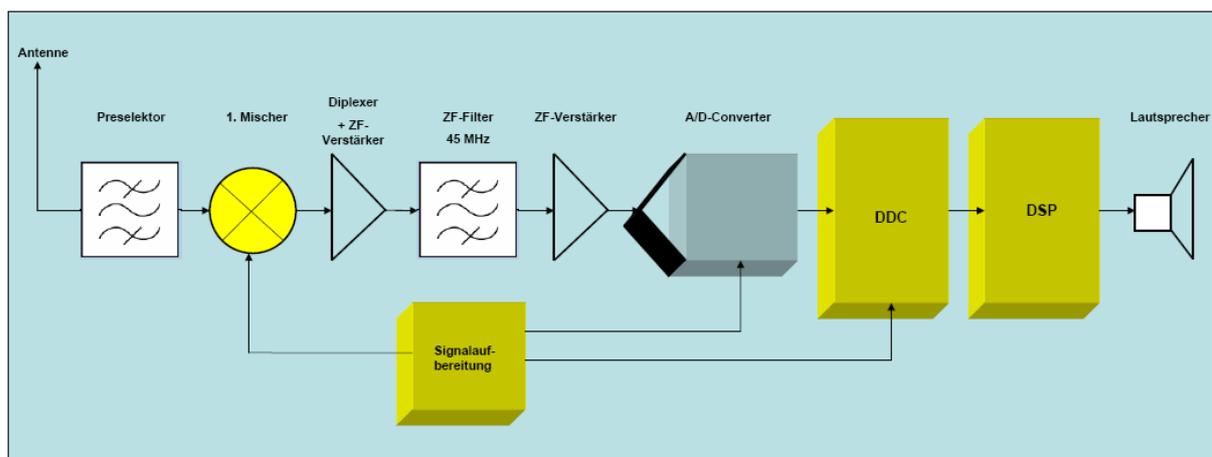


Bild 1 Empfangsprinzip



2. Frontplatte

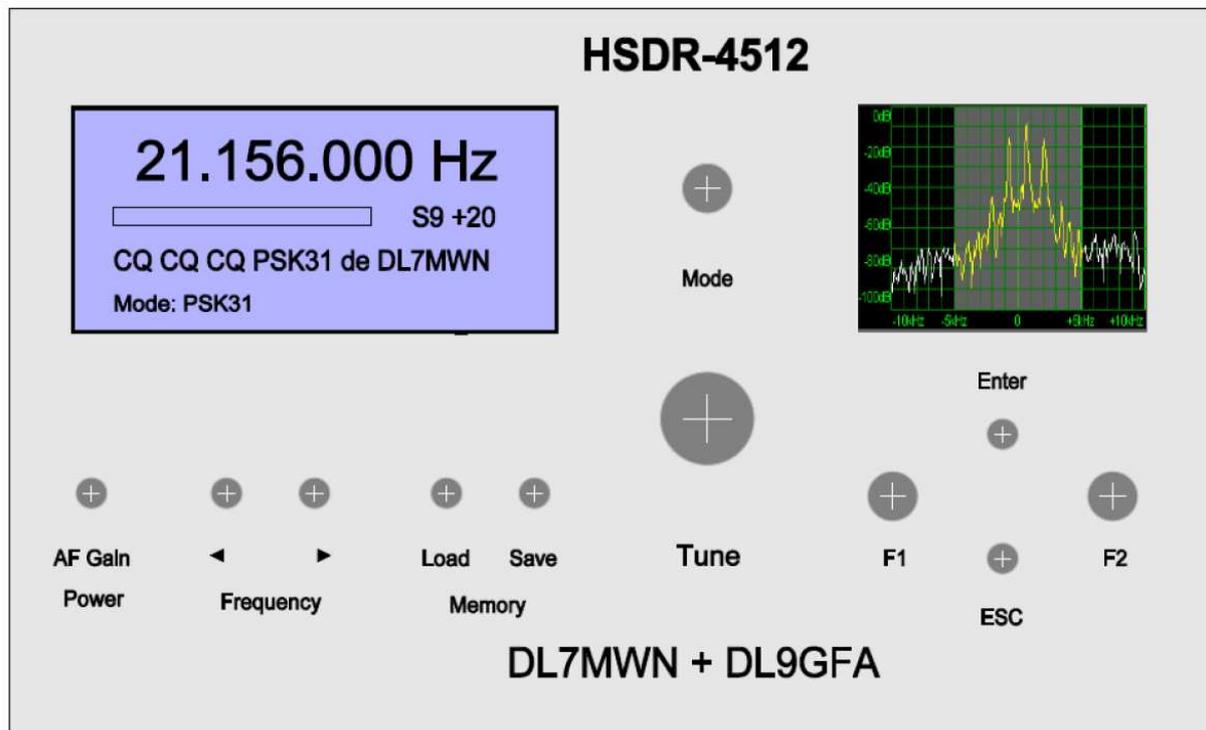


Bild 2 Frontplatte

So schaut das Konzept der Frontplatte aus. Links das alphanumerische Display für die Frequenzeinstellung, mit dem S-Wert, dem Anwendungstext sowie dem Mode. Rechts das Color Grafik Display mit dem Spektrum des empfangenen Senders. In der Mitte befindet sich der Drehgeber für die Frequenzwahl (Tune) und darüber ist der Stufenschalter zur Anwahl des Modes (Betriebsart) angeordnet. Ganz links unten findet man das Lautstärkepotenziometer mit dem Netzschalter. Rechts daneben sind die Drucktasten zur Wahl des Inkrements der Frequenz und die Stationstasten zum Speichern und Laden von Frequenzen angeordnet. Auf der rechten Seite der Frontplatte befinden sich 2 Funktions-Drehschalter F1 + F2 zur Bedienung der grafischen Anzeige. Die Tasten „Enter“ und „Esc“ sind oberhalb und unterhalb der Drehschalter F1 + F2 zu finden. Mit ihnen kann man die Grafik-Einstellung bestätigen oder abbrechen.

2. Rückplatte

Für die Rückplatte gibt es noch kein Design. Folgende Bauteile sind unterzubringen:

Kopfhörerstecker
Chinchbuchse für 12 kHz ZF (DRM)
Stecker für 12V Stromversorgung



BNC-Buchse für Antenne
Reset-Taste für die Rechner
SUB-D Stecker für Software-Debug

3. Blockschaltbild

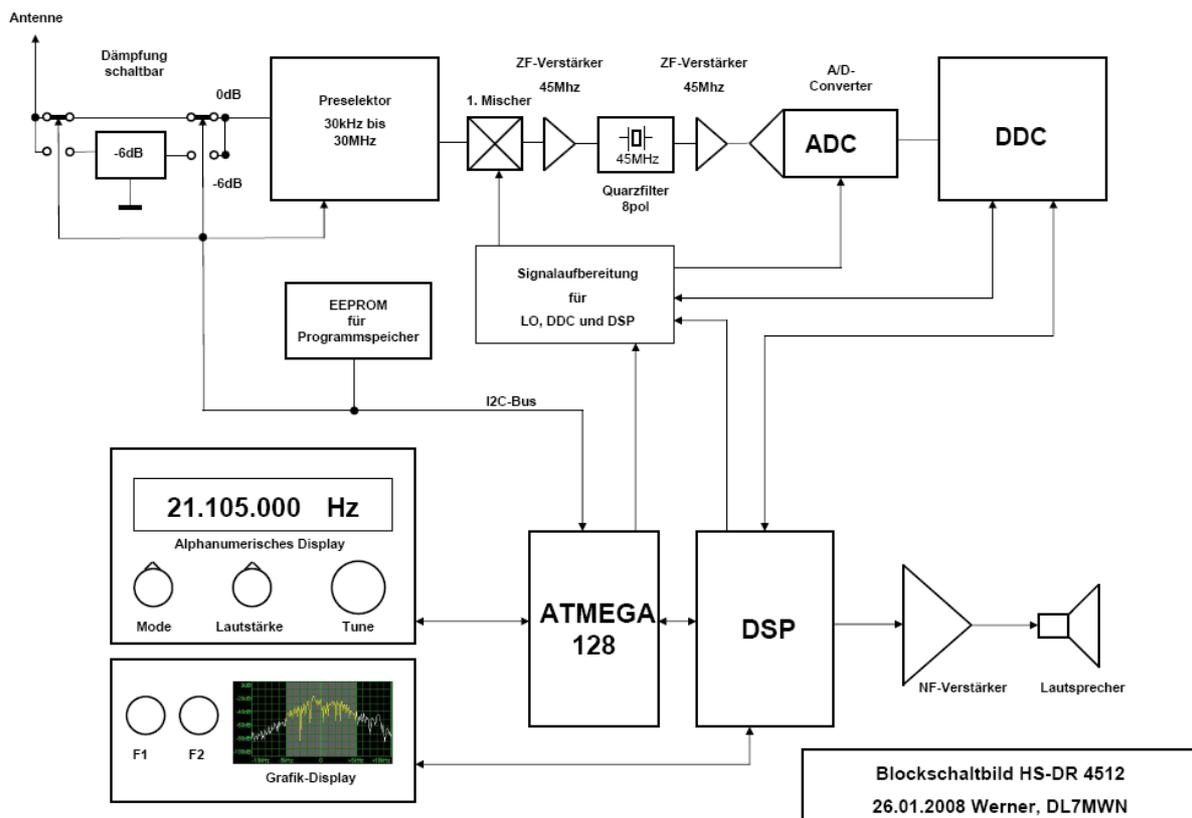


Bild 3 Blockschaltbild HSDR-4512

Der HSDR-4512 wird ein moderner, digitaler Empfänger. Ein Preselektor und ein 6dB-Dämpfungsglied sorgen für die optimale Anpassung der Antenne an den Ringmischer mit Analogschaltern. Nach dem Mischer entsteht ein ZF-Signal von 45 MHz mit 12 kHz Bandbreite. Dieses ZF-Signal wird durch einen ZF-Verstärker verstärkt und von einem ADC (A/D-Wandler) digitalisiert. Ein DDC-Baustein (Digital Down Conversion) wandelt das digitale HF-Signal direkt in das Basisband um. Dabei verliert es die hohe digitale Datenrate, welche der ADC beim Sampeln der hohen ZF erzeugt. Das gewonnene Signal lässt sich dann leicht mit dem folgenden DSP demodulieren. Gleichzeitig berechnet der DSP das 12 kHz breite Spektrum des empfangenen Signals und stellt es auf dem Color-Grafik-Display dar. Ein Steuerrechner mit dem ATMEGA128 überwacht die Bedienelemente und übernimmt die Programmierung des DDS-Bausteins. Die gesamte Signalaufbereitung erfolgt zentral und versorgt den LO mit seiner Mischfrequenz von 45 MHz bis 75 MHz, liefert die Sampelfrequenz für den ADC und den DSP. Alle diese Frequenzen müssen sehr sauber sein und dürfen nicht zu viel Phasenrauschen und Jitter



aufweisen, weil das in die Performance des HSDR-4512 einght. Ein NF-Verstärker verstärkt das demodulierte Signal vom DSP und versorgt damit den eingebauten Lautsprecher.

3.1 Pegelplan

Der Pegelplan ist noch in Arbeit und wird später ergänzt.

4. Baugruppen

Der HSDR-4512 ist in einem stabilen Metallgehäuse untergebracht, welches mit einem Alu-Chassis ausgerüstet ist. Alle Baugruppen werden durch Alu-Bleche mechanisch voneinander getrennt und auf eigenen, steckbaren Leiterplatten untergebracht.

4.1 Preselektor

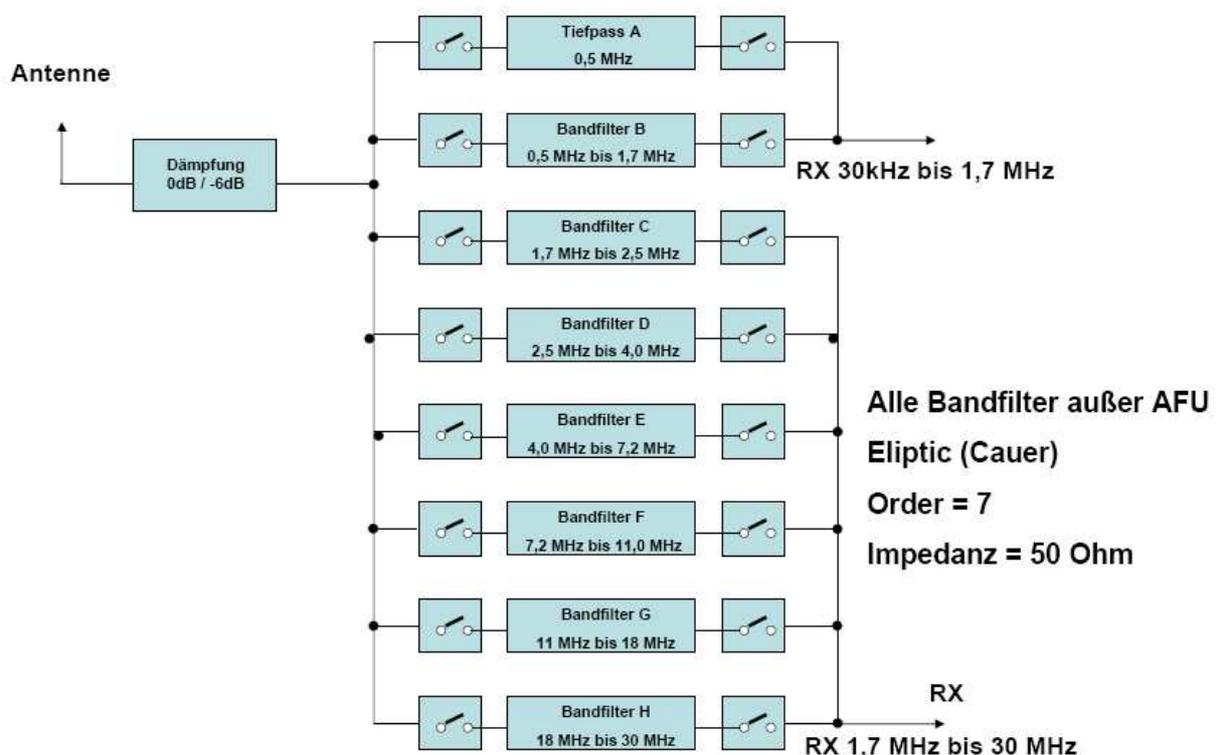


Bild 4 Presektor



4.3 ZF-Verstärker 45MHz

Nach der Mischstufe folgt ein ZF-Verstärker mit 6dB Verstärkung, welcher das Nutzsignal erst etwas anhebt, bevor es an einen 8-poligen Quarzfilter mit 45,000 MHz weitergeleitet wird. Der 8-polige Quarzfilter hat eine Bandbreite von 12 kHz. Danach folgt noch ein 45MHz-ZF-Verstärker, welcher die ZF nochmal verstärkt und an den ADC anpasst.

4.4 Signalaufbereitung

Durch die Verwendung des DDC-Bausteins fällt die weitere analoge Verarbeitung des ZF-Signals weg. Aber der ADC und der DDC-Baustein benötigen ein sehr jitterfreies Taktsignal. Alle verwendeten Frequenzen im Bereich des LO bis hin zum DSP werden aus diesem Grund in der zentralen Signalaufbereitung erzeugt. Das verwendete Verfahren der Signalaufbereitung steht noch nicht endgültig fest und deshalb werde ich diese Informationen zu einem späteren Zeitpunkt ergänzen.

4.5 ADC

Für den HSDR-4512 wird ein schneller ADC verwendet, welcher in der Lage ist, eine ZF von 45 MHz zu digitalisieren. Welcher ADC in Frage kommt, und wie viele Bits Auflösung er haben muss, steht noch nicht fest. Deshalb werde ich die nötigen Informationen zu einem späteren Zeitpunkt nachliefern.

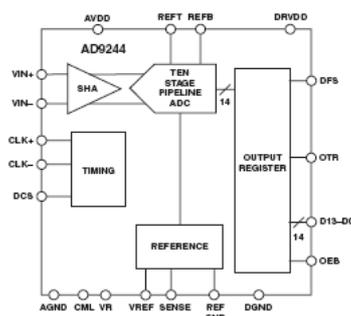


Bild 5a Blockschatbild eines ADCs

4.6 DDC

Ein DDC-Baustein (Digital Down Conversion) mischt das digitale Signal eines hoch abgetasteten, analogen Signals in das Basisband herunter. Daraus ergibt sich der Vorteil, dass der folgende DSP von dieser Arbeit entlastet wird und sich entsprechend intensiver der Demodulation und der FFT für das Spektrum widmen kann. Der endgültig verwen-



Werner Nitsche DL7MWN



de DDC steht noch nicht fest und deshalb werde ich diese Informationen zu einem späteren Zeitpunkt ergänzen.

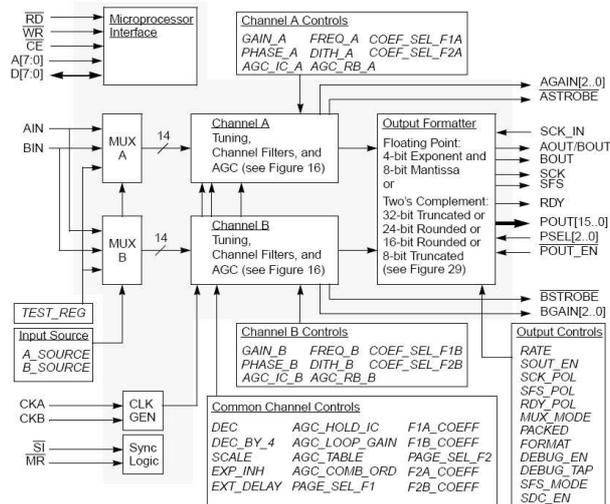


Bild 5b Blockschaltbild eines DDC

4.7 DSP



Bild 6 UniDSP56

Als DSP verwenden wir im HSDR-4512 das UniDSP56-Board von OM Gerrit, DL9GFA. Der Bausatz für das Board ist bereits aufgebaut und getestet. Gerrit hat mir zugesagt, dass er uns unterstützen wird. Die Software für die Demodulatoren ist schon weitgehend fertig und Gerrit arbeitet gerade an der Software für das Color Grafik Display.

Ich selber habe noch nie mit einem DSP gearbeitet und kann den DSP für den HSDR-4512 noch nicht selbst programmieren. Aber für das nächste Gerät nehme ich mir vor, die Assembler-Sprache des DSP zu erlernen und dann den ATMEGA128 für die Gerä-



Werner Nitsche DL7MWN



teststeuerung durch Software im DSP zu ersetzen. Die Hauptaufgabe des DSP im HSDR-4512 ist die Demodulation der verschiedensten Betriebsarten und die Berechnung des Spektrums durch eine FFT für das Color Grafik Display.

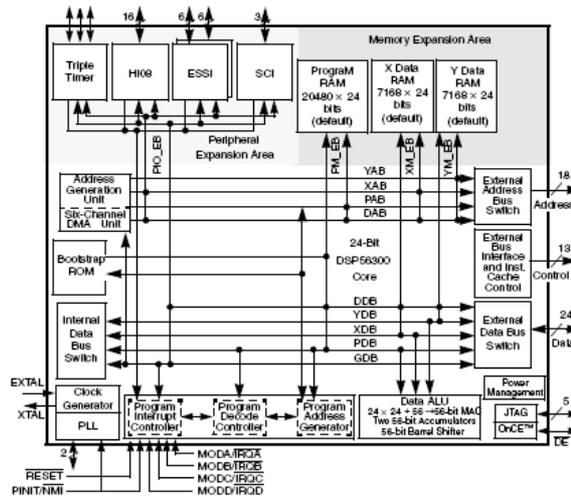


Bild 6a Blockschaltbild eines DSP

4.8 Steuerrechner

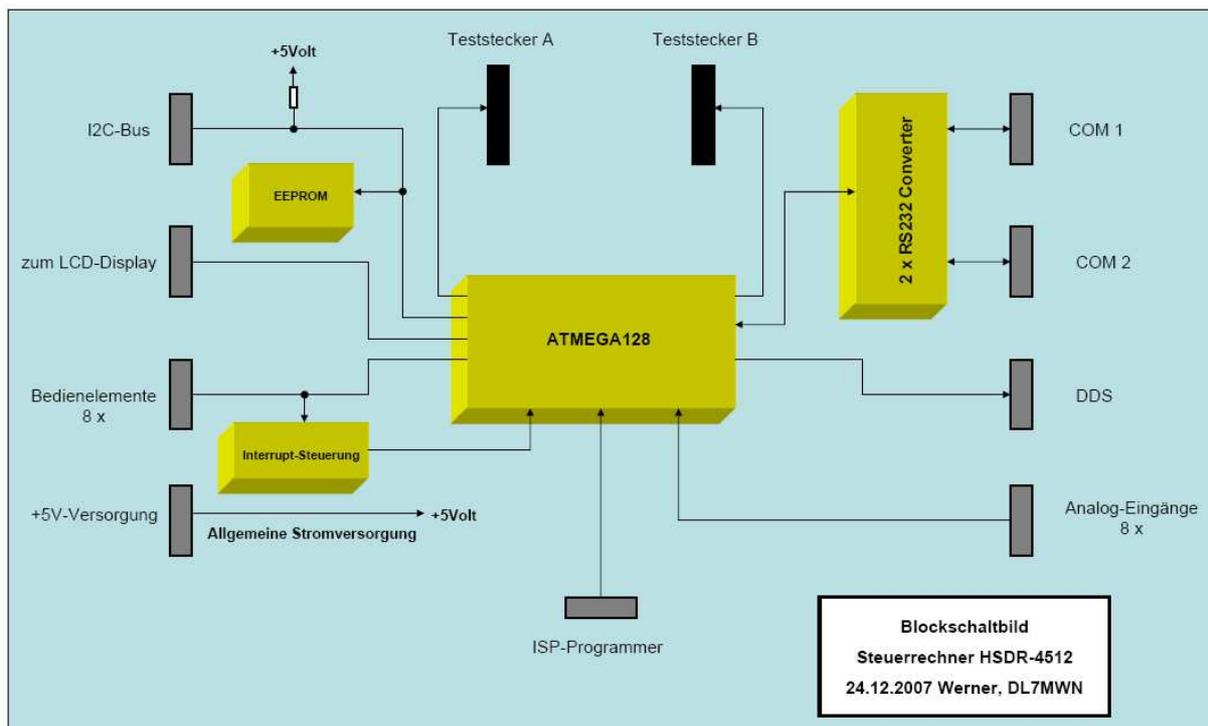


Bild 7 Steuerrechner



Werner Nitsche DL7MWN



Im Mittelpunkt der Bedienung steht der Steuerrechner mit dem ATMEGA128. Dieser Steuerrechner fragt die Bedienelemente auf der Frontplatte kontinuierlich ab und leitet Steuerbefehle an die benötigten Baugruppen weiter.

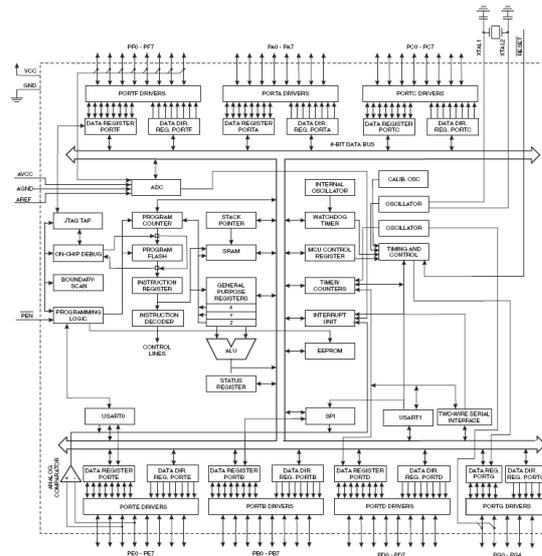


Bild 7a Blockschaltbild ATMEGA128

4.8.1 Die Stromversorgung des Steuerrechners

Der ATMEGA128 arbeitet mit 5 Volt. Diese Spannung bekommt er von der zentralen Stromversorgung des HSDR-4512. Da so eine digitale Schaltung stört, werden Entstörfilter in die Spannungsversorgung geschaltet.

4.8.2 Das ISP-Programmierschnittstelle

Zur Programmierung ist der ATMEGA128 mit einem ISP-Interface ausgestattet. So kann er direkt vom PC aus über ein Ribbon cable mit Downloading Adapter programmiert werden.



Downloading Adapter

Bild 8



Ribbon cable

Bild 8a

4.8.3 I2C-Bus-Interface

Der I2C-Bus ist ein Interface zwischen einem Masterrechner und mehreren Slaves. So kann der Masterrechner die Slaves steuern. Es sind alle Boards an diesen I2C-Bus angeschlossen, auf welche der Steuerrechner Zugriff haben muss.

4.8.4 RS232-Interface für Debugzwecke

Die RS232-Schnittstelle ist für den Software-Debug gedacht. Damit kann man ein Terminal anschließen und z.B. den Ablauf einer Software im ATmega128 testen.

4.8.5 SPI-Interface zum DDS-Baustein AD9951

Der DDS-Baustein, welcher als LO benutzt wird, ist über ein SPI-Interface mit dem Steuerrechner verbunden. Der DDS-Baustein ist in modernster Technik gebaut und arbeitet mit einer niedrigen Betriebsspannung. Der relativ alte Steuerrechner arbeitet mit 5 Volt Versorgungsspannung. Um die beiden Bausteine trotzdem miteinander zu verbinden, wird vor den AD9951 ein Interface-Baustein geschaltet, welcher mit 3,3 Volt versorgt wird, aber am Eingang Logikpegel mit 5 Volt verträgt.

4.8.6 Interrupt-Steuerung und Bedienelemente

Tasten und Drehgeber sind Bauelemente, welche sich nicht so leicht einlesen lassen. Drückt man eine Taste, so muss der Rechner sie unmittelbar einlesen. Macht er das nur einen kleinen Moment später, so kann er die Taste vielleicht gar nicht mehr lesen, weil sie nicht mehr gedrückt ist. Es gibt 2 Möglichkeiten, dieses Problem zu umgehen. Entweder man speichert eine gedrückte Taste in einem FlipFlop (FF) oder man löst mit der



Werner Nitsche DL7MWN



Taste einen Interrupt aus. Das FF bleibt so lange gesetzt, bis es der Rechner ausgelesen und rückgesetzt hat. Im Interrupt wird der Rechner unmittelbar veranlasst, eine Taste einzulesen. Das geht dann sehr schneller und die Taste kann in dieser kurzen Zeit nicht losgelassen werden. Dabei muss aber auch noch berücksichtigt werden, dass Schalter und Tasten ca. 1 msec lang prellen, wenn sie betätigt werden. Im HSDR-4512 habe ich mich für die Interrupt-Steuerung entschieden, um das FF einzusparen.

4.8.7 EEPROM



In einem externen EEPROM soll der ATMEGA128 via I2C-Bus Daten abspeichern. Das können z.B. verschiedene Empfangsfrequenzen sein. Eigentlich hat der ATMEGA128 einen eingebauten EEPROM, welcher sich einfach programmieren lässt. Aber so ein EEPROM hat nur eine begrenzte Zykluszahl und wenn der EEPROM im ATMEGA128 defekt ist, muss er ganz ausgewechselt werden. Ein externes EEPROM ist sehr klein und lässt sich leichter auswechseln und ist auch noch billiger als ein ATMEGA128.

4.9 Audioverstärker und Lautsprecher

Der Audioverstärker für den Lautsprecher wird zusammen mit dem DSP im gleichen Steckplatz untergebracht. Derzeit ist dieser Verstärker noch nicht bearbeitet, weil er kein technisches Problem erwarten lässt. Der Lautsprecher soll seitlich in der Mitte untergebracht werden. Nähere Details zu diesem Thema folgen später.





4.10 Stromversorgung des HSDR-4512

Derzeit ist der Strombedarf und die benötigten Spannungen für den HSDR-4512 noch nicht vollständig bekannt. Darum wird dieser Punkt später behandelt.

Die Eingangsspannung beträgt 12 Volt (9 bis 18 Volt) Gleichspannung. Durch mehrere DC/DC-Converter, werden alle benötigten Spannungen erzeugt. DC/DC-Converter erzeugen ein großes Störspektrum, was wir im HSDR-4512 nicht brauchen können. Aus diesem Grund befinden sich alle DC/DC-Converter zusammen mit den nötigen Entstörfiltern in hermetisch geschlossenen Schirmgehäusen.

5. Mechanischer Aufbau

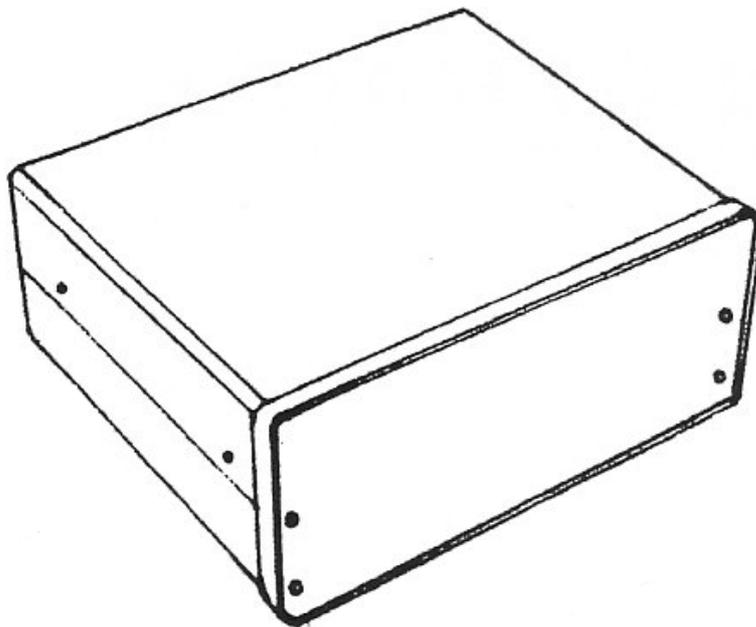


Bild 9 Die Abbildung ist nicht Maßstabsgenau

Der HSDR-4512 wird in ein Gehäuse der Firma Otto Schubert mit den Außenmaßen 200x250x125 eingebaut. Die einzelnen Baugruppen werden auf eigenen Leiterplatten in Modulbauweise aufgebaut, welche über Stecker mit dem Alu-Chassis verbunden sind. Zwischen den Baugruppen sind Alu-Trennwände angeordnet, welche zur elektrischen und mechanischen Entkopplung dienen. Man kann einzelne Baugruppen auszutauschen oder später in anderen Geräten verwenden.



**Werner Nitsche
DL7MWN**



5.1 Chassis

Ein stabiles Chassis aus Alu dient als Träger für die Steckkartenhalter und die Trennbleche zwischen den einzelnen Platinen. Die genaue Aufteilung ist noch nicht festgelegt, aber es wird daran gearbeitet.

6. Schlusswort

So nach und nach kann man nun schon erkennen, was der HSDR-4512 werden soll. Ich erwarte mir, dass er als moderner, digitaler Empfänger auch eine ausgezeichnete Performance haben wird.

Die Mechanik der Frontplatte ist fertig und nun ist das Gehäuse und das Chassis zur Bearbeitung dran. Und dann geht es bei mir mit dem Steuerrechner weiter.

Gleichzeitig arbeitet Hans-Peter an der Signalaufbereitung. Er hat mir schon die ersten Messergebnisse vom Synthesizer für den HSDR4512 zugeschickt. Sobald es einen Sinn gibt und Hans-Peter damit einverstanden ist, werde ich die Messergebnisse ebenfalls auf meiner Homepage zum Download bereitstellen.

Natürlich freue ich mich auch beim HSDR-4512 wieder auf sachliche Kritik und Anregungen von Euch. Habt Ihr Erfahrung in der einen oder anderen Sache und würdet Ihr etwas grundsätzlich anders machen? Und warum? Das interessiert mich. Also schreibt mir entweder im QRP-Forum oder direkt an meine E-Mail-Adresse, wie bisher.

Meine E-Mail-Adresse lautet:
werner.nitsche@gmx.de

Euer Werner, DL7MWN